

La 掺杂对 $(\text{In}_{0.5}\text{Nb}_{0.5})_{0.10}\text{Ti}_{0.90}\text{O}_2$ 陶瓷微观结构和介电性能的影响

张翠玲, 陈建宾*

(太原理工大学物理学院, 山西 晋中 030600)

摘要: In 和 Nb 共掺杂 TiO_2 (INTO) 陶瓷在 100 kHz 以下的巨大介电常数源于内部势垒层电容效应。根据这种电容效应, 通过增加晶界对介电性能的贡献来降低其低频介电损耗。因此, 将 La 掺杂到 INTO 陶瓷中, 通过细化晶粒并增加晶界数量来降低陶瓷制备过程中的能耗。结果表明, La 掺杂减小了 INTO 陶瓷的晶粒尺寸, 增加了陶瓷中晶界的数量, 并且陶瓷中析出 LaNbTiO_6 二次相, 在陶瓷晶粒之间形成高阻态的相界, 降低陶瓷的低频介电损耗, 优化了陶瓷介电常数的频率稳定性。

关键词: 共掺杂 TiO_2 陶瓷; 内阻挡层电容效应; 低频介电损耗; 晶界数量; 相界

中图分类号: TM283

文献标志码: A

文章编号: 0253-4320(2024)03-0182-06

DOI: 10.16606/j.cnki.issn0253-4320.2024.03.032

Influence of La-doping on microstructures and dielectric property of

$(\text{In}_{0.5}\text{Nb}_{0.5})_{0.10}\text{Ti}_{0.90}\text{O}_2$ ceramics

ZHANG Cui-ling, CHEN Jian-bin*

(College of Physics, Taiyuan University of Technology, Jinzhong 030600, China)

Abstract: The huge dielectric constant of In-Nb co-doped TiO_2 (INTO) ceramics below 100 kHz is due to the capacitance effect of the internal barrier layer. Based on this capacitance effect, the low-frequency dielectric loss of grain boundaries can be reduced by increasing their contribution to dielectric properties. Therefore, La is doped into INTO ceramics to refine grains and increase the number of grain boundaries, which will reduce energy consumption during the ceramic preparation process. It is shown that La doping reduces the grain size of INTO ceramics, increases the number of grain boundaries in the ceramics, and precipitates LaNbTiO_6 secondary phase in the ceramics, which forming high resistance phase boundaries between ceramic grains, reducing the low-frequency dielectric loss of the ceramics, and optimizing the frequency stability of the dielectric constant of the ceramics.

Key words: co-doped TiO_2 ceramics; internal barrier layer capacitance effect; low frequency dielectric loss; number of grain boundaries; phase boundary

高介电材料在现代微电子学和高能量密度存储中有着广阔的应用前景^[1-2]。在过去几年, 研究人员发现了多种具有巨大介电常数的新型材料^[3-6], 其中 INTO 因具有近乎完美的高介电性质而受到广泛关注^[6-9]。

Li 等^[10]报道的铟、铌共掺杂二氧化钛陶瓷具有十分优异的介电性能, 介电常数可以达到 10^4 , 且在很宽的温度范围内 (80~450 K) 都能够保持良好的温度稳定性, 被认为是现代高介电常数材料中的最具潜力材料之一, 可以取代之前很多学者所研究的钙钛矿高介电材料。但是, INTO 陶瓷样品的高介电常数受烧结温度和烧结时间等的影响巨大, 特别是陶瓷材料难以获得较小的低频介电损耗, 这极大降

低了其应用价值, 因此降低 INTO 陶瓷的低频介电损耗成为 INTO 陶瓷的研究焦点。关于 INTO 高介电陶瓷材料的高介电性质起源还存在较大的争议。Hu 等^[6]提出的 EPDD 模型认为, 巨介电性质是由高度局域的电子钉扎缺陷偶极子引起; Li 等^[8]则认为巨介电行为起源于内部阻挡层电容效应; Theeranuch 等^[11]认为电极-样品的非欧姆接触也是造成巨介电常数的原因。目前较多的实验结果, 如复阻抗谱等支持内部阻挡层电容效应机制^[7, 12-14]。

INTO 陶瓷虽然介电常数巨大, 介电常数的温度稳定性和频率稳定性优异, 但是低频介电损耗比较高^[10], 不能达到实用。根据内部阻挡层电容效应, 低频介电损耗的表示式为:

收稿日期: 2023-05-18; 修回日期: 2024-01-11

基金项目: 山西省回国留学人员科研资助项目 (2021-031)

作者简介: 张翠玲 (1997-), 女, 硕士生, 研究方向为高介电材料, 1186051810@qq.com; 陈建宾 (1984-), 男, 博士, 副教授, 研究方向为粒子物理与场论, 通讯联系人, 1186051810@qq.com。

$$\tan \delta \approx 1/(\omega \times R_{\text{gb}} \times C_p) \quad (1)$$

其中, ω 为角频率, R_{gb} 为陶瓷的晶界电阻, C_p 为陶瓷的电容。由式(1)可以得出, 增大电阻以及增大晶界数量和晶界的贡献, 可以降低 INTO 陶瓷的低频介电损耗。因为晶界可以阻碍陶瓷中电子的长程移动, 晶界数量增多, 能进一步减小电子的可移动范围, 降低介电损耗。根据文献[15-16]中的报道, 在 TiO_2 陶瓷中掺杂 La 离子能细化晶粒, 增多晶界的数量。如 2011 年严等^[15]制备了 La、Nb 共掺 TiO_2 , 发现随着烧结温度的升高, 陶瓷中出现 LaNbO_4 第二相, 第二相导致陶瓷中离子分布不均匀, 并且对晶界有钉扎作用, 抑制了晶粒的生长, 增大了晶界面积, 从而降低介电损耗。2021 年 Li 等^[16]采用溶胶-凝胶法制备了 La、Nb 共掺 TiO_2 陶瓷, 发现掺杂 La 能够显著降低陶瓷的晶粒尺寸。刘鹏等还在 N_2 气氛中烧结制备了 $(\text{La}_{0.5}\text{Nb}_{0.5})_x\text{Ti}_{1-x}\text{O}_2$ 陶瓷, 其室温 1 kHz 的介电常数达到数万到十万左右, 但是陶瓷的介电损耗较高^[17-18]。在 CCTO 中掺杂 La 同样能细化晶粒。2016 年电子科技大学黄等^[19]采用固相反应法将 La^{3+} 离子掺杂进了 Ca^{2+} 位点和 Cu^{2+} 位点, 增加了晶界的电阻, 从而降低 CCTO 陶瓷的低频介电损耗, 当烧结温度为 1 080℃ 时, 陶瓷的介电损耗最低, 约为 0.05。

INTO 陶瓷的低频介电损耗通常较高, 这限制了其在电子技术中的应用。在共掺杂 TiO_2 和 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷中添加 La 对细化晶粒和降低介电损耗有很好的效果^[15-16, 19], 因此, 笔者利用 La^{3+} 离子部分替代 INTO 陶瓷中的 In^{3+} 离子, 考察其对 INTO 陶瓷微观结构和介电特性的影响。

1 材料与试剂

1.1 材料

氧化铟(In_2O_3)、氧化镧(La_2O_3)、氧化铌(Nb_2O_5)、二氧化钛(TiO_2), 上海阿拉丁生化科技有限公司生产, 纯度均为 99.99% 的纳米粉末。

1.2 仪器

利用日式电子 JSM-7900F 热场扫描电子显微镜(SEM)表征陶瓷的断面微观形貌结构。利用帕纳科 Aeris 型的 X 射线衍射仪(XRD)测量陶瓷的晶格结构和物相, X 射线衍射仪(XRD)的扫描角度为 20~70°, 扫描速度为 4°/min, $\text{Cu K}\alpha$ 辐射电压和电流分别是 40 kV 和 100 mA。在 ESCALAB 250XI 系统上通过 X 射线光电子能谱(XPS)分析元素的价态。对于电学性质测量的陶瓷样品, 表面采用烧渗法

(650℃、0.5 h)披覆银电极, 然后用 Agilent-E4980A 型 LCR 表测试陶瓷的介电性能, 测试温度范围为 23~360℃, 测试电压是 0.5 V, 测试频率范围是 20 Hz~2 MHz。

2 实验方法

利用固相法制备了陶瓷样品, 按照化学计量比称量氧化铟(In_2O_3)、氧化镧(La_2O_3)、氧化铌(Nb_2O_5)和二氧化钛(TiO_2), 以去离子水为媒介, 利用行星式球磨机以转速 120 r/min 球磨 12 h。药品浆料烘干后在 1 050℃ 预烧 5 h, 预烧后的粉末再次球磨 12 h, 烘干得到金红石相的 La 掺杂的 INTO 陶瓷微粉。陶瓷微粉在 200 MPa 的压力下压制直径为 12 mm、厚度为 1 mm 的圆形陶瓷胚体。陶瓷胚体在空气中 1 300~1 450℃ 烧结 2 h, 得到 La 掺杂的 INTO 陶瓷样品。

3 结果与分析

3.1 La 掺杂 INTO 陶瓷的表征分析

未掺杂 La 的 $(\text{In}_{0.5}\text{Nb}_{0.5})_{0.10}\text{Ti}_{0.90}\text{O}_2$ (INTO-10) 陶瓷和掺杂部分 La 的 $(\text{In}_{0.375}\text{La}_{0.125}\text{Nb}_{0.5})_{0.10}\text{Ti}_{0.90}\text{O}_2$ 和 $(\text{In}_{0.25}\text{La}_{0.25}\text{Nb}_{0.5})_{0.10}\text{Ti}_{0.90}\text{O}_2$ (INTO-10-125、INTO-10-250) 陶瓷的断裂截面 SEM 图如图 1 和图 2。从图 1、图 2 中可以看出, 所有陶瓷都呈现出尺寸均匀的晶粒分布, 陶瓷中均未出现晶粒变态生长的现象。晶粒尺寸都随烧结温度的升高而增大。与未掺杂 La 的 INTO 陶瓷相比, 掺杂 La 后, 陶瓷的晶粒尺寸显著减小, 并且随着 La 的掺杂量增大而进一

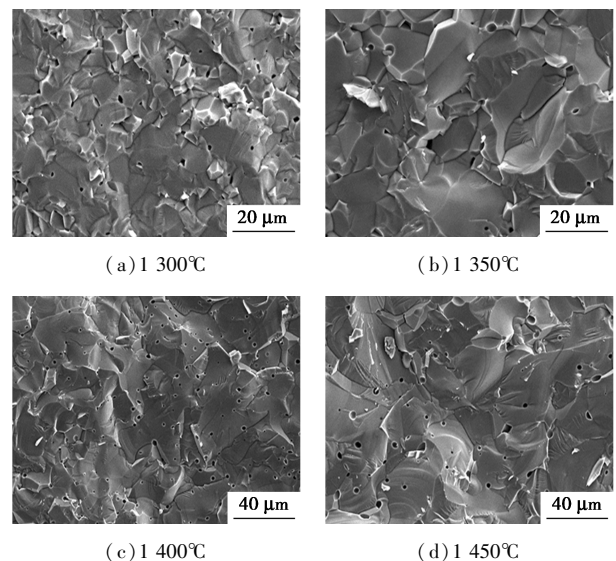


图 1 未掺杂的 INTO-10 陶瓷断裂截面的 SEM 图像

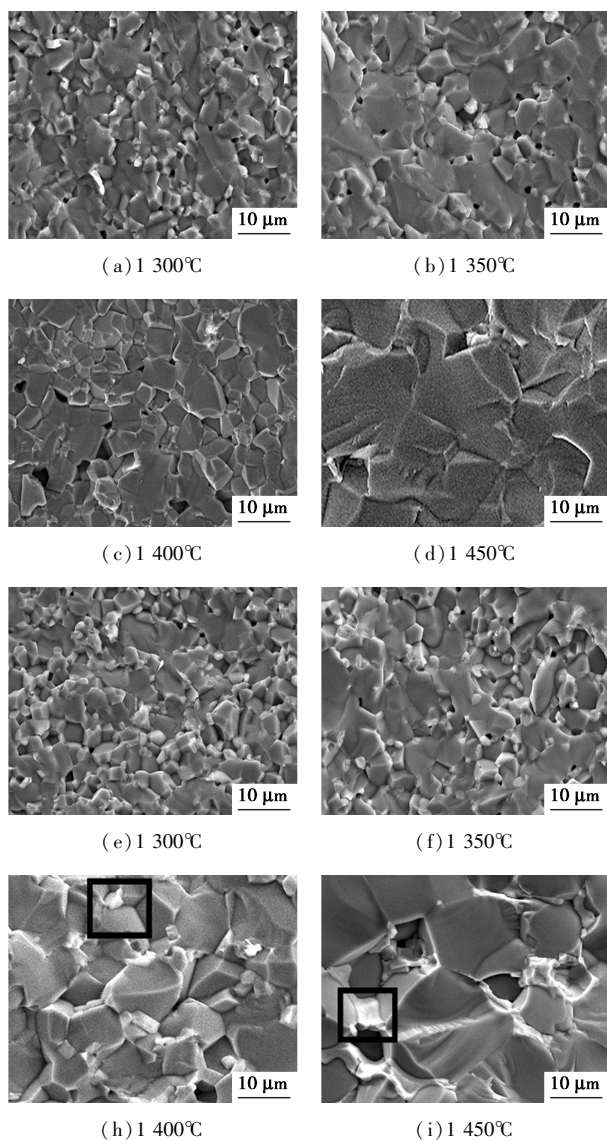
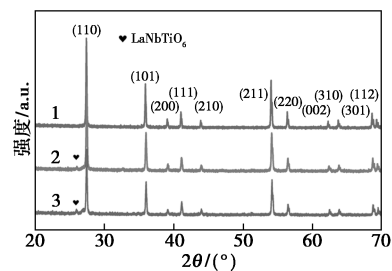


图 2 La 掺杂的 INTO-10 陶瓷断裂截面的 SEM 图像

步减小,说明 La 掺杂确实抑制了陶瓷晶粒的生长。在 La 掺杂量较多的 INTO 陶瓷中,当陶瓷的烧结温度较高时,陶瓷相邻晶粒之间存在二次相析出迹象,在图中用方框标记。二次相析出通常也会抑制陶瓷晶粒的生长^[16]。具体来说,随着烧结温度从 1 300℃ 增加到 1 450℃,未掺杂 INTO 陶瓷的晶粒尺寸从大约 20 μm 增加到 40 μm 以上,而掺杂 La 的 INTO 陶瓷的晶粒尺寸从大约 1 ~ 2 μm 增加至 15 μm 以上。

在 1 400℃ 烧结的未掺杂 La 的 INTO 和掺杂 La 的 INTO 陶瓷的 XRD 图谱如图 3 所示。在 XRD 检测之前,所有陶瓷样品均被粉碎成粉末。从图 3 中可以看出,所有陶瓷的主相均为金红石结构(PDF# 99-0090)。除主衍射峰外,在 INTO-10-125 和

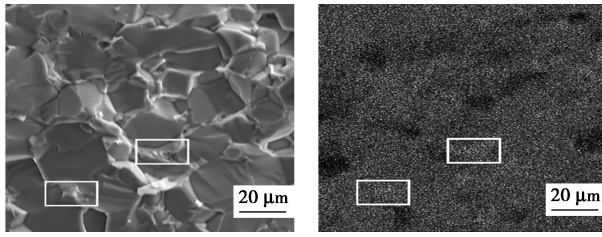
INTO-10-250 陶瓷的 XRD 图谱中还观察到 LaNbTiO₆ 二次相的衍射峰,这与 SEM 图中观察到的二次相的结果一致。离子的半径差不同,会导致二次相在晶界处的偏析机制不同^[15]。In³⁺ 离子的半径是 0.940 Å^[20],La³⁺ 离子的半径是 1.016 Å^[16],Ti⁴⁺ 离子的半径是 0.745 Å^[16],La³⁺ 与 In³⁺ 离子半径相差较小,失配率为 8.09%,小于 15%,固溶度较高。半径接近的离子掺杂,空间电荷在晶界处形成的静电势是二次相析出的主要驱动力^[15]。但是 La³⁺ 与 Ti⁴⁺ 的离子半径相差较大,失配率高达 36.38%,La³⁺ 离子不容易取代 Ti⁴⁺ 离子,所以会在陶瓷中析出 LaNbTiO₆ 第 2 相。离子半径相差较大的掺杂,晶界的两侧晶格畸变形成的弹性应变能是二次相析出的主要驱动力^[15]。La³⁺ 的离子半径明显大于 In³⁺ 离子,大半径离子取代小半径离子时,晶格常数通常会增大^[16]。但是实验中 INTO-10、INTO-10-125 和 INTO-10-250 陶瓷晶格参数的计算结果分别为 $a=4.618 \text{ \AA}$ 和 $c=2.983 \text{ \AA}$, $a=4.604 \text{ \AA}$ 和 $c=2.974 \text{ \AA}$ 以及 $a=4.593 \text{ \AA}$ 和 $c=2.964 \text{ \AA}$ 。随着 La 添加量的增加,晶格常数略有减小,这是由于 La³⁺ 离子与 Ti⁴⁺ 离子的离子半径相差过大,大部分 La³⁺ 离子并未进入 INTO 晶格,而是与部分 Nb、Ti、O 元素形成 LaNbTiO₆ 二次相,从晶粒中析出,造成晶格内部存在过多缺陷,导致金红石相的晶格常数下降。



1—INTO-10;2—INTO-10-125;3—INTO-10-250

图 3 1 400℃ 烧结的未掺杂的 INTO-10 和 La 掺杂的 INTO-10 陶瓷的 XRD 图谱

为了验证 La 掺杂的 INTO 陶瓷中晶粒之间的扁平物质是 LaNbTiO₆ 二次相,并确认陶瓷中的元素分布是否均匀,对 La 掺杂的 INTO 陶瓷进行了元素分布检测,1 450℃ 烧结 2 h 的 INTO-10-250 陶瓷的 EDS 元素映射图如图 4 所示。结果表明,图 4(a) 中晶粒间的扁平物质对照图 4(b) 相同位置发现,此处是富 Nb 而贫 In 的,结合 XRD 分析结果,晶粒之间的扁平物质应该是 LaNbTiO₆ 二次相。LaNbTiO₆ 是一种微波介质材料,绝缘性极好,介电损耗极低,其析出在晶粒之间形成了绝缘性的相界。



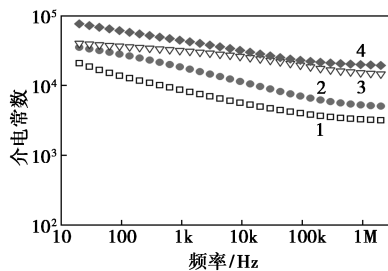
(a) 陶瓷断裂截面 SEM 图

(b) EDS 元素映射图

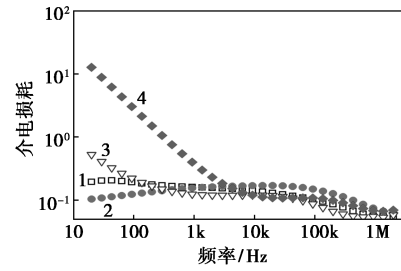
图 4 1 450℃ 烧结 2 h 的 INTO-10-250 陶瓷的 EDS 元素映射图

3.2 La 掺杂 INTO 陶瓷的介电性能分析

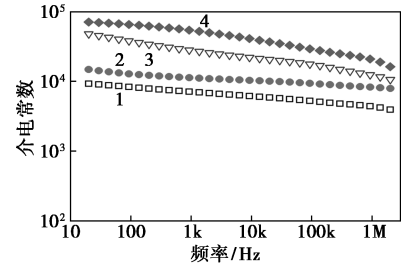
室温下未掺杂 La 的 INTO 和掺杂 La 的 INTO 陶瓷的介电频谱如图 5 所示。从图 5 中可以看出,所有陶瓷都具有巨介电常数 (colossal permittivity, CP) 特性。对于每种 INTO 或掺杂 La 的 INTO 陶瓷,介电常数随烧结温度的升高而增大。没有添加 La 的纯 INTO 陶瓷的介电损耗极高,尤其是在低频区域。与在相同温度下烧结的纯 INTO 陶瓷相比,掺杂 La 的 INTO 陶瓷的介电常数随着 La 的加入而略有降低。对于 INTO-10, 掺杂 La 的 INTO 的介电常数有所降低,这是因为除 La^{3+} 离子进入晶格对晶粒连同陶瓷的性质造成影响外,析出的二次相也会对陶瓷的性质造成影响。La 掺杂量越高,陶瓷中的析出相越多,而析出相 LaNbTiO_6 本身的介电常数不大,导致陶瓷整体的介电常数下降。另外,La 掺杂量为 12.5% 的 INTO 陶瓷的烧结温度为 1 350℃ 时,陶瓷的介电损耗下降明显,10 kHz 附近的介电损耗降低了约 70%,最小值降为约 0.06。这是因为掺杂 La 后, LaNbTiO_6 二次相析出于晶界, LaNbTiO_6 是微波介质材料,有很好的绝缘性,起到增加晶界/相界电阻的作用,阻碍了电子的远程移动,降低了传导损耗。同时 100 kHz 附近的弛豫向高频方向持续移动,所以介电常数的频率稳定性得到改善。基于上述结果可以推断,除了微观结构的转变外,La 的加入引起的晶粒和晶界等电学特性的变化也极大地影响了陶瓷的介电特性。适量的 La 添加确实改善了 INTO 陶瓷的介电性质。



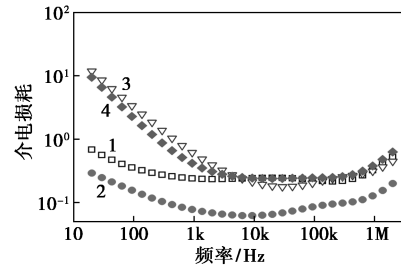
(a) INTO-10 介电常数频谱图



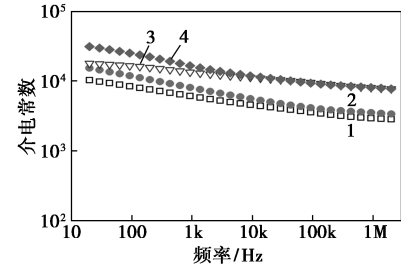
(b) INTO-10 介电损耗频谱图



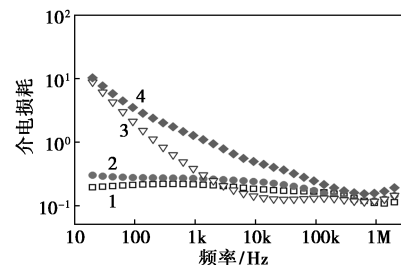
(c) INTO-10-125 介电常数频谱图



(d) INTO-10-125 介电损耗频谱图



(e) INTO-10-250 介电常数频谱图



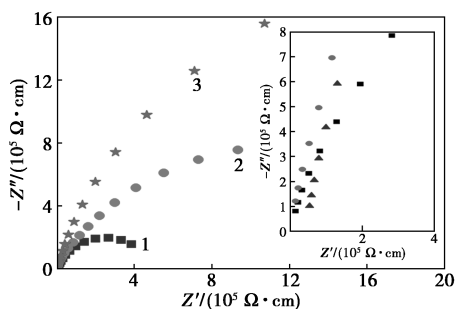
(f) INTO-10-250 介电损耗频谱图

1—1 300℃; 2—1 350℃; 3—1 400℃; 4—1 450℃

图 5 室温下未掺杂的 INTO-10 和 La 掺杂的 INTO-10 陶瓷的介电频谱

为了检验陶瓷中各部分的导电性质和 La 掺杂对陶瓷各部分导电性质的影响,以阐明 La 掺杂对

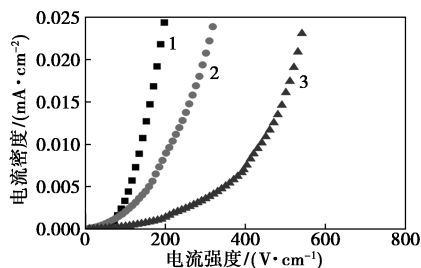
INTO 陶瓷介电特性的影响机制,测试了 INTO 陶瓷和 La 掺杂 INTO 陶瓷的复阻抗谱。根据 IBLC 效应,INTO 陶瓷的等效电路模型包含 2 个串联的 RC 元件,分别代表了晶粒和晶界的贡献,以此来解释 INTO 陶瓷的电学测试结果。晶界的电阻 R_{gb} 可以通过其复阻抗平面图中较大弧和横坐标的截距获得,晶粒的电阻 R_g 近似等于较小弧和横坐标的截距。1 350℃ 烧结 2 h 的 INTO-10 和掺 La 的 INTO-10 陶瓷的复阻抗平面图如图 6 所示。从图 6 中可以看出,随着 La 掺杂量的增多, R_{gb} 值增大,这应该与晶粒减小、晶界数量增多以及晶粒之间析出 $LaNbTiO_6$ 相界有关。从图 6 的插图中可以看出,随着 La 添加量的增加, R_g 值并没有明显的变化,说明 La 掺杂并未明显影响 INTO 陶瓷的晶粒电阻率。因此,对于 La 掺杂 INTO 陶瓷介电损耗的降低,主要是由晶界数量的增加和晶界/相界电阻率升高引起的。



1—INTO-10;2—INTO-10-125;3—INTO-10-250

图 6 未掺杂的 INTO-10 和掺 La 的 INTO-10 陶瓷的复阻抗(插图为高频区域的放大图)

而 INTO 陶瓷的 $I-V$ 的非线性特性与晶界的阻挡层效应有密切的关系,并且晶界电阻决定了陶瓷的击穿电压^[10],所以测试了 INTO 和 La 掺杂的 INTO 陶瓷的 $I-V$ 曲线。1 350℃ 烧结 2 h 的 INTO-10 和 La 掺杂的 INTO-10 陶瓷的 $J-E$ 特性曲线如图 7 所示。从图 7 中可以看出,3 个陶瓷都表现出

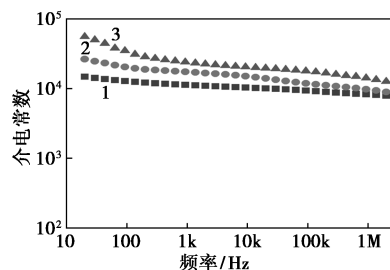


1—INTO-10;2—INTO-10-125;3—INTO-10-250

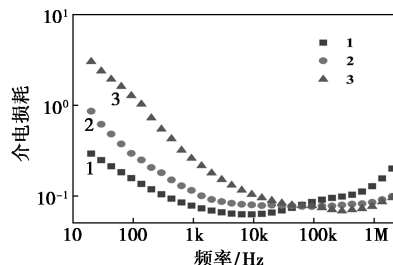
图 7 未掺杂的 INTO-10 和 La 掺杂的 INTO-10 陶瓷的 $J-E$ 特性

非线性的电流-电压特性,并且随着 La 掺杂质量分数的升高,陶瓷的击穿电压也在增大,说明 La 掺杂增大了陶瓷的晶界/相界电阻,这与复阻抗谱中得到的结果一致。结合前面的 SEM 和 XRD 图,在 La 掺杂的 INTO 陶瓷中,当 La 的掺杂量增多时,陶瓷中高绝缘性的 $LaNbTiO_6$ 二次相也随之增多,所以陶瓷的相界厚度和电阻增大,击穿电压升高。

此外,研究了 1 350℃ 烧结 2 h 的 INTO-10-125 陶瓷的介电特性对温度的响应。介电频谱随温度的变化如图 8 所示。室温下,介电频谱的实部没有明显的介电弛豫。内部阻挡层效应 (IBLC) 引起的介电弛豫的特征频率应高于 1 MHz。随着测量温度的升高,在 1 kHz 以下的介电频谱中出现了介电弛豫,相应地,低于 1 kHz 的介电损耗急剧增加。并且出现的介电弛豫的特征频率随测量温度的增加而增加。



(a) 介电常数变温频谱图

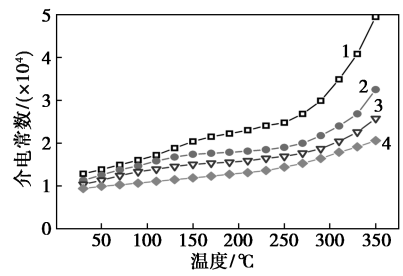


(b) 介电损耗变温频谱图

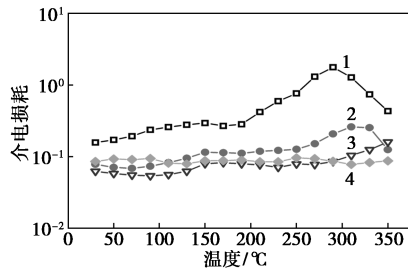
1—25℃;2—150℃;3—300℃

图 8 La 掺杂的 INTO-10-125 陶瓷的介电常数变温频谱图及介电损耗变温频谱图

1 350℃ 烧结 2 h 的 INTO-10-125 陶瓷在典型频率下介电常数的温度依赖性如图 9 所示。从图 9 中可以看出,介电常数的实部在 250℃ 以下表现出相对较好的温度稳定性。随着测量温度的升高,介电常数迅速增加,相应地,在介电损耗的温度谱中出现峰值,对应于在低频范围内介电频谱中的介电弛豫。介电弛豫的特征温度随测量频率的增加而增加。值得注意的是,INTO-10-125 陶瓷在 10 kHz 下的介电损耗在室温至 150℃ 之间保持约 0.06 的小值。



(a) 介电常数温谱图



(b) 介电损耗温谱图

1—100 Hz; 2—1 kHz; 3—10 kHz; 4—100 kHz

图9 INTO-10-125陶瓷的介电常数温谱图及介电损耗温谱图

4 结论

根据 INTO 陶瓷高介电性质来源于内部阻挡层电容效应的机理,制备了 La 掺杂的 INTO 陶瓷,以细化 INTO 基陶瓷的晶粒,增加晶界数量,增大晶界对介电性质的影响,从而降低其低频介电损耗。

(1) La 掺杂使 INTO 陶瓷的粒度分布更加均匀,陶瓷的晶粒尺寸显著减小 90%。随着烧结温度的升高,La 掺杂 INTO 陶瓷的晶粒尺寸增加。

(2) La 掺杂 INTO 陶瓷后介电常数和损耗都降低,这应该与 LaNbTiO_6 析出相的介电常数较小以及 LaNbTiO_6 析出相在晶粒之间形成高绝缘性的晶界和晶界数量增多有较大关系。

(3) La 掺杂 INTO 陶瓷后击穿电压可提高约 3 倍,这与 LaNbTiO_6 相界的高绝缘性和相界厚度增加有关。

参考文献

- [1] Kishi H, Mizuno Y, Chazono H. Base-metal electrode-multilayer ceramic capacitors: Past, present and future perspectives [J]. Japanese Journal of Applied Physics, 2003, 42(1): 1-15.
- [2] Sebastian M T, Jantunen H. Low loss dielectric materials for LTCC applications: A review [J]. International Materials Reviews, 2008, 53(2): 57-90.
- [3] Buscaglia M T, Viviani M, Buscaglia V, et al. High dielectric constant and frozen macroscopic polarization in dense nanocrystalline BaTiO_3 ceramics [J]. Physical Review B, 2006, 73(6): 064114.
- [4] Meng Y Z, Liu K, Zhang X Y, et al. Compositional modulation and annealing treatment in BaTiO_3 to simultaneously achieve colossal permittivity, low dielectric loss, and high thermal stability [J]. Ceramics International, 2021, 47(23): 33912-33916.
- [5] Homes C C, Vogt T. Colossal permittivity materials: Doping for superior dielectrics [J]. Nat Mater, 2013, 12(9): 782-783.
- [6] Hu W B, Liu Y, Withers R L, et al. Electron-pinned defect-dipoles for high-performance colossal permittivity materials [J]. Nat Mater, 2013, 12(9): 821-826.
- [7] Wu Y Q, Zhao X, Zhang J L, et al. Huge low-frequency dielectric response of (Nb, In)-doped TiO_2 ceramics [J]. Applied Physics Letters, 2015, 107(24): 242904.
- [8] Li J L, Li F, Zhuang Y Y, et al. Microstructure and dielectric properties of (Nb plus In) co-doped rutile TiO_2 ceramics [J]. Journal of Applied Physics, 2014, 116(7): 074105.
- [9] Han H, Dufour P, Mhin S, et al. Quasi-intrinsic colossal permittivity in Nb and In co-doped rutile TiO_2 nanoceramics synthesized through a oxalate chemical-solution route combined with spark plasma sintering [J]. Phys Chem Chem Phys, 2015, 17(26): 16864-16875.
- [10] Li J, Li F, Li C, et al. Evidences of grain boundary capacitance effect on the colossal dielectric permittivity in (Nb+In) co-doped TiO_2 ceramics [J]. Sci Rep, 2015, 5: 8295.
- [11] Nachaithong T, Thongbai P, Maensiri S. Colossal permittivity in $(\text{In}_{1/2}\text{Nb}_{1/2})_x\text{Ti}_{1-x}\text{O}_2$ ceramics prepared by a glycine nitrate process [J]. Journal of the European Ceramic Society, 2017, 37(2): 655-660.
- [12] Li J, Li F, Xu Z, et al. Nonlinear $I-V$ behavior in colossal permittivity ceramic: (Nb+In) co-doped rutile TiO_2 [J]. Ceramics International, 2015, 41: S798-S803.
- [13] Xu P P, Wang Y P, Hao W T, et al. Influence of SiO_2 -adding on microstructure and dielectric properties of $(\text{In}_{0.5}\text{Nb}_{0.5})_{0.05}\text{Ti}_{0.95}\text{O}_2$ ceramics [J]. Materials Chemistry and Physics, 2020, 254: 123460.
- [14] Xu P P, Wang Y P, Hao W T, et al. Reducing the sintering temperature of $(\text{In}_{0.5}\text{Nb}_{0.5})_{0.05}\text{Ti}_{0.95}\text{O}_2$ ceramics by adding B_2O_3 sintering aid [J]. Journal of Physics and Chemistry of Solids, 2021, 156: 110155.
- [15] 严继康, 甘国友, 杜景红, 等. (La, Nb) 共掺杂 TiO_2 压敏陶瓷第二相形成机理 [J]. 压电与声光, 2011, 33(5): 779-783, 787.
- [16] Li J X, Zeng Y, Fang Y H, et al. Synthesis of (La plus Nb) co-doped TiO_2 rutile nanoparticles and dielectric properties of their derived ceramics composed of submicron-sized grains [J]. Ceramics International, 2021, 47(7): 8859-8867.
- [17] Guo B C, Liu P, Cui X L, et al. Colossal permittivity and dielectric relaxations in $(\text{La}_{0.5}\text{Nb}_{0.5})\text{Ti}_{1-x}\text{O}_2$ ceramics [J]. Journal of Alloys and Compounds, 2018, 768: 368-376.
- [18] Song Y C, Liu P, Guo B, et al. Giant permittivity up to 100 MHz in La and Nb co-doped rutile TiO_2 ceramics [J]. Journal of the American Ceramic Society, 2020, 103(8): 4313-4320.
- [19] Huang X, Zhang H W, Li J, et al. Influence of different dopant sites by lanthanum on the dielectric properties of $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ ceramics [J]. Journal of Materials Science: Materials in Electronics, 2016, 27(11): 11241-11247.
- [20] Wang Z, Chen H, Wang T, et al. Enhanced relative permittivity in niobium and europium co-doped TiO_2 ceramics [J]. Journal of the European Ceramic Society, 2018, 38(11): 3847-3852. ■